

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention offers especially the amplified type solid state camera which is high sensitivity and does not have sensitivity shading with respect to the shading membrane structure and its manufacture method of an amplified type solid state camera with respect to the manufacture method of the unit pixel structure of an amplified type solid state camera, and an amplified type solid state camera.

[0002]

[Description of the Prior Art] The solid state camera which gave the amplification function to the interior of a pixel modulating the potential of the signal-charge accumulation section by the signal charge generated by photo electric translation, and modulating the amplification transistor inside a pixel with the potential is called amplified type solid state camera, and since it can carry logical circuits including a drive circuit on a chip while low-battery single supply operation is possible for it, it is expected as a mainstream element of a future solid state camera.

[0003] The basic composition of the pixel in an amplified type solid state camera is wiring which connects the transistor or capacity coupling, and the photodiode and the amplification transistor gate for the transistor for the reset transistor for initializing the voltage of the photodiode for photo electric translation, and this photodiode, and amplification, and line selection. Furthermore, in accumulating the signal charge which carried out photo electric translation temporarily, it forms accumulation diode in a different field from a photodiode, and the transfer gate is prepared between a photodiode and accumulation diode.

[0004] Moreover, for the reduction in the noise of a photodiode, the embedding type photodiode structure of the structure which embeds the PN-junction field which constitutes a photodiode to the interior of a semiconductor substrate can also be used.

[0005]

[Problem(s) to be Solved by the Invention] By the way, two or more transistor structures are formed in the interior of the unit pixel of an amplified type solid state camera, and the metal wiring structure for the drive of this transistor or the signal output from a transistor to the pixel exterior is included. Furthermore, it is necessary to form such metal wiring structures and the shading membrane structure in the form separated electrically, and to prevent the optical incidence to fields other than a photodiode. The optical incidence inside a unit pixel is restricted by this shading membrane structure, therefore opening of a photodiode is defined by this shading membrane structure.

[0006] Thus, in the amplified type solid state camera which contains the metallic-material layer structure of two or more layers inside a unit pixel, the technical problem on the optical design in the interior of a unit pixel newly occurs. One is a mismatch with the micro-lens structure for improving the real numerical aperture of a photodiode which can be said also as indispensable structure in detailed-izing of a unit pixel in recent years. That is, in CCD, the height from the semiconductor substrate of opening of the shading film which defines opening of a photodiode is designed very low, to the micro-lens design for condensing of the incident light to a photodiode being easy, as mentioned above, in an amplified type solid state camera, the height from the semiconductor substrate of opening of a shading film will become large inevitably, and the design of a micro lens will become very difficult. Another is the so-called problem of sensitivity shading which a sensitivity difference generates between an image pick-up field center section and an image pick-up field periphery. This originates in that there is nothing at 90 degrees at the image pick-up field periphery to the optical incident angle formed on an incident light and a semiconductor substrate front face being 90 degrees in the image pick-up field center section. That is, since opening of a shading film is formed in the portion [as mentioned above] higher than a semiconductor substrate, when there is no optical incident angle at 90 degrees, in the amplified type solid state camera by which it is not in agreement with a photodiode with a solid state camera and especially opening of a shading film is formed in a high position, the influence is remarkable [the projection section to the semiconductor substrate of the open posterior part of this shading film].

[0007] It is known that the so-called N-sub. structure which forms a P type well field in an N-type semiconductor substrate front face, and forms N layers of photodiodes in this P type well as structure of on the other hand preventing the color mixture and the blooming by long wavelength light with a low absorption coefficient in the semiconductor substrate which reaches even a semiconductor substrate deep part is effective. According to this structure, by impressing bias voltage suitable between the above-mentioned N-type semiconductor substrate and a P type well field, it becomes possible to sweep out to N-sub. the superfluous charge generated in the semiconductor substrate deep part, and above-mentioned color mixture and blooming can be prevented.

[0008] fixing the potential of a P type well field in this N-sub. structure -- important -- ideal -- the interior of each unit pixel structure -- the contact structure to a P type well field -- preparing -- low -- although it is desirable to migrate to all image pick-up fields with metal wiring [****], and to stabilize P type well potential, newly preparing contact structure in the interior of a pixel disagrees with the demand of detailed-izing of a unit pixel

[0009]

[Means for Solving the Problem] Since the structure of the shape of an optical pipe which consists of shading nature material is formed in from the open posterior part of a shading film before a semiconductor substrate front face in order that opening of a shading film may solve the above-mentioned technical problem resulting from being formed in a high position from a semiconductor substrate according to this invention, the design which takes only shading film opening into consideration in the design of a micro lens is possible, and a high sensitivity amplified type solid state camera can be obtained.

[0010] Moreover, also in an image pick-up field periphery, since incidence of all the incident lights is carried out to photodiode according to this optical pipe structure when an optical incident angle is except 90 degrees, the amplified type solid state camera which sensitivity shading does not generate is obtained.

[0011] Furthermore, since it connects with the conductivity-type field as the semiconductor substrate on the front face of a photodiode, or a semiconductor substrate surface well where an above-mentioned shading film and above-mentioned optical pipe structure are the same electrically according to this invention It becomes possible to stabilize the semiconductor substrate potential inside an image pick-up field, or semiconductor substrate surface well potential without newly preparing contact structure in the interior of an image pick-up field by connecting electrically a shading film, a semiconductor substrate, or a semiconductor substrate surface well in the image pick-up field exterior.

[0012] Since the structure of the shape of an optical pipe which consists of shading nature material is formed in from the open posterior part of a shading film before a semiconductor substrate front face in order that opening of a shading film may solve the above-mentioned technical problem resulting from being formed in a high position from semiconductor substrate according to this invention, the design which takes only shading film opening into consideration in the design of a micro lens is possible, and a high sensitivity amplified type solid state camera can be obtained.

[0013] Moreover, also in an image pick-up field periphery, since incidence of all the incident lights is carried out to photodiode according to this optical pipe structure when an optical incident angle is except 90 degrees, the amplified type solid state camera which sensitivity shading does not generate is obtained.

[0014] Furthermore, since it connects with the conductivity-type field as the semiconductor substrate on the front face of a photodiode, or a semiconductor substrate surface well where an above-mentioned shading film and above-mentioned optical pipe structure are the same electrically according to this invention It becomes possible to stabilize the semiconductor substrate potential inside an image pick-up field, or semiconductor substrate surface well potential without newly preparing contact structure in the interior of an image pick-up field by connecting electrically a shading film, a semiconductor substrate, or a semiconductor substrate surface well in the image pick-up field exterior.

[0015]

[Embodiments of the Invention] Hereafter, the gist of operation of this invention is explained using an example.

[0016] Drawing 1 is cross-section structural drawing for explaining the unit pixel structure of the amplified type solid state camera concerning the 1st example of this invention, and shows the photodiode and transfer transistor used as the main point of this invention, and the cross-section structure of the field containing accumulation diode. Except structure shown in drawing 1, since it is the same as that of the conventional amplified type solid state camera, it omits.

[0017] If the fields for diode transistor operation by the side of the front face are p type fields, such as for example, well structure, also let the p type semiconductor substrate 1 be a n-type-semiconductor substrate.

[0018] n type impurity range 4 for n type impurity range 2 for a photodiode and accumulation diode can be formed with the ion implantation of phosphorus. The signal charge by which photo electric translation was carried out in the photodiode moves the transfer gate 5 adjoined and formed in a photodiode, after being accumulated inside a photodiode, and it is transmitted and accumulated at accumulation diode.

[0019] The transfer gate 5 deposits contest polysilicon etc. as a gate electrode by CVD etc., after oxidizing thermally

p type semiconductor substrate 1 front face, and it can process and form it by combining photo lithography and etching of RIE etc. further at the configuration shown in drawing 1 .

[0020] The 1st metal wiring 6 of aluminum etc. is connected to n type impurity layer 4 which forms accumulation diode through the contact hole. The gate voltage which this 1st metal wiring 6 is connected to the gate electrode (un-illustrating) of the amplification transistor inside a unit pixel, therefore is impressed to the gate electrode of an amplification transistor is modulated by the amount of signal charges accumulated at accumulation diode.

[0021] The signal charge accumulated to accumulation diode is discharged by the reset drain (un-illustrating) through the reset gate (un-illustrating) which adjoined accumulation diode and was prepared.

[0022] About such amplification transistor structures and reset transistor structure, it is the same as that of the conventional amplified type solid state camera, and since it is the general structure which can be formed according to the usual MOS process, the explanation about the structure and the method of formation is omitted.

[0023] The source and the drain of the aforementioned amplification transistor (un-illustrating) are connected to the image pick-up field exterior by the 2nd metal wiring 7 which reaches 1st metal wiring 6 and is formed in the upper layer of the 1st metal wiring 6 through an insulator layer 10.

[0024] The shading film 8 which consists of material of the shading nature which makes aluminum a principal component through an insulating layer 10 at the upper layer of the 2nd metal wiring 7 is formed.

[0025] Although opening for the optical incidence to a photodiode is formed in this shading film 8, the insulating layer 10 of this opening is *****ed to the grade to which etching does not reach the semiconductor substrate 1 by anisotropic etching, such as RIE.

[0026] This process is explained using drawing 6 .

[0027] Drawing 6 is outline cross-section structural drawing of the unit pixel for explaining the manufacture method of the amplified type solid state camera concerning the 1st example of this invention, has indicated only the shading membrane structure in a photodiode field, and is omitting the transfer gate, metal wiring, etc.

[0028] Drawing 6 (a) shows the state where opening for a photodiode was formed to the shading film 8.

[0029] this -- continuing -- opening of the shading film 8 -- receiving -- self -- the structure of drawing 6 (b) is acquired by carrying out etching processing of the insulating layer 10 by anisotropic etching, such as RIE, conformably Then, if the 2nd shading film 9 is deposited on conformal one, for example according to an isotropic deposition process like CVD of a tungsten, it will become the structure of drawing 6 (c).

[0030] Next, the structure of the 2nd shading film 9 of the shape of a pipe which consists of the so-called sidewall shown in drawing 6 (d) can be acquired by carrying out etchback of the 2nd shading film 9, for example by anisotropic etching, such as RIE.

[0031] Then, for flattening on the shading film 8 and the 2nd shading film 9, an insulator layer is deposited by CVD etc. and flattening of the insulator layer 10 front face is carried out according to processes, such as etchback or CMP

[0032] Furthermore, in order to improve the real numerical aperture of a photodiode, the structure of drawing 1 can be acquired by forming the micro lens 11 on chip.

[0033] Drawing 4 and drawing 5 explain the effect by the structure of drawing 1 .

[0034] The height seen from the semiconductor substrate 1 of a micro lens 11 will become high conventionally by existence of two or more metal wiring layers (6 7) formed in the interior of a unit pixel in the amplified type solid state camera of structure (drawing 9). Therefore, incidence of the light which became the position where the focus of a micro lens 11 is higher than the semiconductor substrate 1 when it designed so that opening of the shading film 8 might not interrupt condensing of close shading by the micro lens 11 formed in order to improve the real numerical aperture of a photodiode, and carried out incidence to the periphery of a micro lens 11 as the result is carried out to fields other than a photodiode, and it becomes inadequate [the improvement in the sensitivity of a photodiode] (drawing 5).

[0035] On the other hand, according to the 1st example of this invention, conventionally, with structure, as shown in drawing 4 , it can reflect with the 2nd shading film 9 formed in the shape of a pipe, and incidence of the light which was carrying out incidence to fields other than a photodiode can be carried out to a photodiode, and it can acquire sufficient improvement effect in sensitivity.

[0036] Similarly, conventionally, in structure, when the incident angle to the semiconductor substrate of the incident light in the pixel of a chip periphery stops being 90 degrees Although the so-called sensitivity shading that the amount of incident lights to a photodiode fell as compared with the pixel of a chip center section, and sensitivity decreased successively toward a chip periphery had occurred According to the 1st example of this invention, it does not depend on the incident angle of an incident light, but since incidence of the incident light will be altogether carried out to a photodiode by reflection by the 2nd pipe-like shading film 9, it can prevent sensitivity shading completely.

[0037] Drawing 2 is cross-section structural drawing for explaining the unit pixel structure of the amplified type solid state camera concerning the 2nd example of this invention, and shows the photodiode and transfer transistor used as

the main point of this invention, and the cross-section structure of the field containing accumulation diode. Except the structure shown in drawing 2, since it is the same as that of the conventional amplified type solid state camera, it omits.

[0038] If the fields for diode transistor operation by the side of the front face are p type fields, such as for example, well structure, also let the p type semiconductor substrate 1 be a n-type-semiconductor substrate.

[0039] n type impurity range 4 for n type impurity range 2 for a photodiode and accumulation diode can be formed with the ion implantation of phosphorus. In this example, it is considering as the so-called embedding photodiode of the structure which embedded the PN junction which forms diode for the structure of a photodiode to the interior of semiconductor substrate. p type impurity range 3 for an embedding photodiode can be formed with the ion implantation of boron.

[0040] The signal charge by which photo electric translation was carried out in this photodiode moves the transfer gate 5 adjoined and formed in a photodiode, after being accumulated inside a photodiode, and it is transmitted and accumulated at accumulation diode.

[0041] The transfer gate 5 deposits contact polysilicon etc. as a gate electrode by CVD etc., after oxidizing thermal p type semiconductor substrate 1 front face, and it can process and form it by combining photo lithography and etching of RIE etc. further at the configuration shown in drawing 1.

[0042] The 1st metal wiring 6 of aluminum etc. is connected to n type impurity layer 4 which forms accumulation diode through the contact hole. The gate voltage which this 1st metal wiring 6 is connected to the gate electrode (un-illustrating) of the amplification transistor inside a unit pixel, therefore is impressed to the gate electrode of an amplification transistor is modulated by the amount of signal charges accumulated at accumulation diode.

[0043] The signal charge accumulated to accumulation diode is discharged by the reset drain (un-illustrating) through the reset gate (un-illustrating) which adjoined accumulation diode and was prepared.

[0044] About such amplification transistor structures and reset transistor structure, it is the same as that of the conventional amplified type solid state camera, and since it is the general structure which can be formed according to the usual MOS process, the explanation about the structure and the method of formation is omitted.

[0045] The source and the drain of the aforementioned amplification transistor (un-illustrating) are connected to the image pick-up field exterior by the 2nd metal wiring 7 which reaches 1st metal wiring 6 and is formed in the upper layer of the 1st metal wiring 6 through an insulator layer 10.

[0046] The shading film 8 which consists of material of the shading nature which makes aluminum a principal component through an insulating layer 10 at the upper layer of the 2nd metal wiring 7 is formed.

[0047] Although opening for the optical incidence to a photodiode is formed in this shading film 8, the insulating layer 10 of this opening is *****ed to the grade to which etching does not reach the semiconductor substrate 1 by anisotropic etching, such as RIE.

[0048] This process is explained using drawing 7.

[0049] Drawing 7 is outline cross-section structural drawing of the unit pixel for explaining the manufacture method of the amplified type solid state camera concerning the 2nd example of this invention, has indicated only the shading membrane structure in a photodiode field, and is omitting the transfer gate, metal wiring, etc.

[0050] Drawing 7 (a) shows the state where opening for a photodiode was formed to the shading film 8.

[0051] this -- continuing -- opening of the shading film 8 -- receiving -- self -- the structure of drawing 7 (b) is acquired by carrying out etching processing of the insulating layer 10 by anisotropic etching, such as RIE, conformably

[0052] Then, if the 2nd shading film 9 is deposited on conformal one, for example according to an isotropic deposition process like CVD of a tungsten, it will become the structure of drawing 7 (c).

[0053] Next, the structure of the 2nd shading film 9 of the shape of a pipe which consists of the so-called sidewall shown in drawing 7 (d) can be acquired by carrying out etchback of the 2nd shading film 9, for example by anisotropic etching, such as RIE.

[0054] Then, for flattening on the shading film 8 and the 2nd shading film 9, an insulator layer is deposited by CVD etc. and flattening of the insulator layer 10 front face is carried out according to processes, such as etchback or CMP

[0055] Furthermore, in order to improve the real numerical aperture of a photodiode, the structure of drawing 2 can be acquired by forming the micro lens 11 on chip.

[0056] since the effect by the 2nd example of this invention shown in drawing 2 is the same as the effect by the 1st example, although the explanation is omitted, in this example, it exceeds the effect of the 1st example in some respects -- it is effective

[0057] It is because the 2nd shading layer 9 formed in the shape of a pipe embeds and it connects with p type impurity range 3 of a photodiode.

[0058] Since the photodiode and the other field are optically separated completely by the 2nd shading layer 9 forme

in the shape of a pipe embedding one, and connecting with p type impurity range 3 of a photodiode, a leak lump of close shading to fields other than a photodiode is the point eliminated completely.

[0059] The 2nd shading film 9 by which another is connected to p type impurity range 3 of an embedding photodiode is connected to the 1st shading film 8, and, for this reason, the shading film 8 and the shading film 9 have a function as shunt wiring of the photodiode p type impurity range 3 and the p type semiconductor substrate 1, or p type well structure other than the function of a mere shading film. Therefore, it enables the potential of the photodiode p type impurity range 3 and the p type semiconductor substrate 1, or p type well structure to prevent a bird clapper unstable locally by the incidence of spot light etc.

[0060] It becomes possible to make the effect of the potential stabilization into a more positive thing by taking especially the structure of contacting the p type semiconductor substrate 1 or p type well structure in the image pickup field exterior in the shading film 8.

[0061] Drawing 3 is cross-section structural drawing for explaining the unit pixel structure of the amplified type solid state camera concerning the 3rd example of this invention, and shows the photodiode and transfer transistor used as the main point of this invention, and the cross-section structure of the field containing accumulation diode. Except the structure shown in drawing 3, since it is the same as that of the conventional amplified type solid state camera, it omits.

[0062] If the fields for diode transistor operation by the side of the front face are p type fields, such as for example, well structure, also let the p type semiconductor substrate 1 be a n-type-semiconductor substrate.

[0063] n type impurity range 4 for n type impurity range 2 for a photodiode and accumulation diode can be formed with the ion implantation of phosphorus.

[0064] In this example, it is considering as the so-called embedding photodiode of the structure which embedded the PN junction which forms diode for the structure of a photodiode to the interior of a semiconductor substrate.

[0065] p type impurity range 3 for an embedding photodiode can be formed with the ion implantation of boron.

[0066] The signal charge by which photo electric translation was carried out in this photodiode finds the transfer gate 5 adjoined and formed in a photodiode, after being accumulated inside a photodiode, and it is transmitted and accumulated at accumulation diode.

[0067] The transfer gate 5 deposits polysilicon etc. as a gate electrode by CVD etc., after oxidizing thermal p type semiconductor substrate 1 front face, and it can process and form it by combining photo lithography and etching of RIE etc. further at the configuration shown in drawing 1.

[0068] The 1st metal wiring 6 of aluminum etc. is connected to n type impurity layer 4 which forms accumulation diode through the contact hole. The gate voltage which this 1st metal wiring 6 is connected to the gate electrode (un-illustrating) of the amplification transistor inside a unit pixel, therefore is impressed to the gate electrode of an amplification transistor is modulated by the amount of signal charges accumulated at accumulation diode.

[0069] The signal charge accumulated to accumulation diode is discharged by the reset drain (un-illustrating) through the reset gate (un-illustrating) which adjoined accumulation diode and was prepared. About such amplification transistor structures and reset transistor structure, it is the same as that of the conventional amplified type solid state camera, and since it is the general structure which can be formed according to the usual MOS process, the explanation about the structure and the method of formation is omitted.

[0070] The source and the drain of the aforementioned amplification transistor (un-illustrating) are connected to the image pickup field exterior by the 2nd metal wiring 7 which reaches 1st metal wiring 6 and is formed in the upper layer of the 1st metal wiring 6 through an insulator layer 10.

[0071] The shading film 8 which consists of material of the shading nature which makes aluminum a principal component through an insulating layer 10 at the upper layer of the 2nd metal wiring 7 is formed.

[0072] Although opening for the optical incidence to a photodiode is formed in this shading film 8, the insulating layer 10 of this opening is *****ed to the grade to which etching does not reach the semiconductor substrate 1 by anisotropic etching, such as RIE.

[0073] This process is explained using drawing 8.

[0074] Drawing 8 is outline cross-section structural drawing of the unit pixel for explaining the manufacture method of the amplified type solid state camera concerning the 3rd example of this invention, has indicated only the shading membrane structure in a photodiode field, and is omitting the transfer gate, metal wiring, etc.

[0075] Drawing 8 (a) shows the state where opening for a photodiode was formed to the shading film 8.

[0076] this -- continuing -- opening of the shading film 8 -- receiving -- self -- the structure of drawing 8 (b) is acquired by carrying out etching processing of the insulating layer 10 by anisotropic etching, such as RIE, conformably

[0077] In this example, in order to prevent that p type impurity range 3 of the semiconductor substrate 1 interior *****s in the process after this, the translucency material 12 which has the etching resistance over the

anisotropic etching of the material of the 2nd shading film 9 here is deposited (drawing 8 (c)). As deposition of material with this etching resistance, the method of depositing an about hundreds of A titanium nitride, for example sputtering is possible. Then, if the 2nd shading film 9 is deposited on conformal one, for example according to an isotropic deposition process like CVD of a tungsten, it will become the structure of drawing 8 (d).

[0078] Next, the structure of the 2nd shading film 9 of the shape of a pipe which consists of the so-called sidewall shown in drawing 8 (e) can be acquired by carrying out etchback of the 2nd shading film 9, for example by anisotropic etching, such as RIE.

[0079] Then, for flattening on the shading film 8 and the 2nd shading film 9, an insulator layer is deposited by CVD etc. and flattening of the insulator layer 10 front face is carried out according to processes, such as etchback or CMP

[0080] Furthermore, in order to improve the real numerical aperture of a photodiode, the structure of drawing 3 can be acquired by forming the micro lens 11 on chip.

[0081] since the effect by the 3rd example of this invention shown in drawing 3 is the same as the effect by the 2nd example, although the explanation is omitted, in this example, it exceeds the effect of the 1st example in some respects -- it is effective

[0082] It is because it embeds with the 2nd shading layer 9 formed in the shape of a pipe and the translucency thin film 12 ***** between p type impurity ranges 3 of a photodiode.

[0083] That is, it is the protective effect of the semiconductor substrate 1 in the process (drawing 8 (d), (e)) which processes the 2nd shading layer 9 in the shape of a pipe. For example, in the over etching of a tungsten, although it is common to use fluorine system gas with the high vapor pressure of a resultant in the anisotropic etching when the 2nd shading film 9 is based on a tungsten, since p type impurity range 3 for the embedding photodiode which etching of the semiconductor substrate 1 by fluorine system gas will not generate and offer may *****, sufficient over etching may be unable to be given. However, since the titanium nitride which has the resistance over the above-mentioned anisotropic etching as a translucency thin film 12 is used according to this example, such a problem is not generated.

[0084] Moreover, in drawing 3 and drawing 8 , although the example using the hundreds of A titanium-nitride thin film as a conductive thin film 12 of a translucency was shown, it is also possible to substitute the thin film of the translucency at the sacrifice of conductivity if needed. In this case, although it will embed with the shading film 8 and the shading film 9 and the photodiode p type impurity range 3 will not connect electrically It embeds with the shading film 9: also in such a case, between the photodiode p type impurity ranges 3 It enables the potential of the photodiode p type impurity range 3 and the p type semiconductor substrate 1, or p type well structure to form capacity coupling through the very thin insulating translucency thin film 12, therefore to prevent a bird clapper unstably locally by the incidence of spot light etc.

[0085] It becomes possible to make the effect of the potential stabilization into a more positive thing by taking especially the structure of contacting the p type semiconductor substrate 1 or p type well structure in the image pick-up field exterior in the shading film 8.

[0086] In addition, it is the range which does not deviate from the summary of this invention, and deformation implementation is variously possible.

[0087]

[Effect of the Invention] Since the structure of the shape of an optical pipe which consists of shading nature material is formed in from the open posterior part of a shading film before a semiconductor substrate front face in order that opening of a shading film may solve the above-mentioned technical problem resulting from being formed in a high position from a semiconductor substrate according to this invention, the design which takes only shading film opening into consideration in the design of a micro lens is possible, and a high sensitivity amplified type solid state camera can be obtained.

[0088] Moreover, also in an image pick-up field periphery, since incidence of all the incident lights is carried out to photodiode according to this optical pipe structure when an optical incident angle is except 90 degrees, the amplified type solid state camera which sensitivity shading does not generate is obtained.

[0089] Furthermore, since it connects with the conductivity-type field as the semiconductor substrate on the front face of a photodiode, or a semiconductor substrate surface well where an above-mentioned shading film and above-mentioned optical pipe structure are the same electrically according to this invention It becomes possible to stabilize the semiconductor substrate potential inside an image pick-up field, or semiconductor substrate surface well potential without newly preparing contact structure in the interior of an image pick-up field by connecting electrically a shading film, a semiconductor substrate, or a semiconductor substrate surface well in the image pick-up field exterior.

3

PAT-NO: JP02000124438A
DOCUMENT-IDENTIFIER: JP 2000124438 A
TITLE: SOLID-STATE IMAGE SENSING DEVICE
PUBN-DATE: April 28, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
IIDA, YOSHINORI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP10296724

APPL-DATE: October 19, 1998

INT-CL (IPC): H01L027/146, H04N005/335

ABSTRACT:

PROBLEM TO BE SOLVED: To obtain an amplification type solid-state image sensing device of high sensitivity by forming an optical pipe-like structure formed of a light screening material between an opening part of a light screening film and a semiconductor board surface.

SOLUTION: A source and a drain of an amplification transistor are connected to an outside of an image sensing region by a second metallic wiring 7 formed in a first metallic wiring 6 and an upper layer of the first metallic wiring 6 interposing an insulation film 10. A light screening film 8 formed of a light screening material is formed in an upper layer of the

second metallic wiring 7
interposing the insulation layer 10. An opening part for a
photodiode is
formed in the light screening film 8. The insulation layer
10 is etched to
self-align to an opening part of the light screening film
8, and a second light
screening film 9 is deposited conformally by an isotropical
deposition process.
The second light screening film 9 is etched back and a
pipe-like structure of
the second light screening film 9 consisting of a sidewall
is obtained. As a
result, enough sensitivity improvement effect can be
obtained.

COPYRIGHT: (C)2000, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-124438
(P2000-124438A)

(43) 公開日 平成12年4月28日 (2000. 4. 28)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
H 0 1 L 27/146		H 0 1 L 27/14	A 4 M 1 1 8
H 0 4 N 5/335		H 0 4 N 5/335	A 5 C 0 2 4

審査請求 未請求 請求項の数9 O L (全 10 頁)

(21) 出願番号 特願平10-296724

(22) 出願日 平成10年10月19日 (1998. 10. 19)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 飯田 義典

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(74) 代理人 100081732

弁理士 大胡 典夫 (外1名)

最終頁に続く

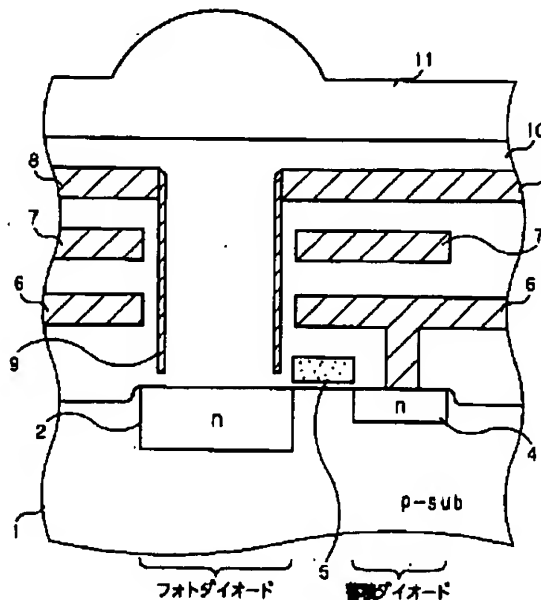
(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 高感度で感度シェーディングの無い幅型固体撮像装置を提供すること。

【解決手段】 遮光膜の開口部から半導体基板表面までの間に、遮光性材料からなる光学パイプ状の構造を形成している。また、撮像領域周辺部においても、光入射角が90° 以外の場合においても、この光学パイプ構造により入射光は全てフォトダイオードに入射する。

【効果】 本発明によれば、高感度で感度シェーディングの無い増幅型固体撮像装置を得ることができる。



【特許請求の範囲】

【請求項1】 半導体基板上に複数の単位画素を2次元配置してなり、

各々の単位画素に、光電変換のためのフォトダイオードと、フォトダイオードで得られた信号電荷を蓄積する蓄積ダイオードと、フォトダイオードで得られた信号電荷を蓄積ダイオードに転送するための転送トランジスタと、蓄積ダイオードに蓄積された信号電荷をリセットするリセットトランジスタと、蓄積ダイオードに蓄積された信号電荷により変調される増幅トランジスタと、増幅トランジスタからの信号電圧を読み出す信号読み出し部とが設けられた増幅型固体撮像装置であって、前記フォトダイオードを除く領域への入射光を遮るために、前記蓄積ダイオード、転送トランジスタ、増幅トランジスタ、およびリセットトランジスタ等の上に遮光性材料からなる遮光膜が形成されており、該遮光膜は前記半導体基板表面と平行な面に形成された第1の遮光膜と、該第1の遮光膜に形成された開口部に接したパイプ状に形成された第2の遮光膜との組み合わせにより構成されていることを特徴とする増幅型固体撮像装置。

【請求項2】 半導体基板上に複数の単位画素を2次元配置してなり、

各々の単位画素に、光電変換のためのフォトダイオードと、フォトダイオードで得られた信号電荷を蓄積する蓄積ダイオードと、フォトダイオードで得られた信号電荷を蓄積ダイオードに転送するための転送トランジスタと、蓄積ダイオードに蓄積された信号電荷をリセットするリセットトランジスタと、蓄積ダイオードに蓄積された信号電荷により変調される増幅トランジスタと、増幅トランジスタからの信号電圧を読み出す信号読み出し部とが設けられた増幅型固体撮像装置であって、前記フォトダイオードは、第1導電型の半導体基板あるいは第1導電型の不純物ウェル構造と、該半導体基板表面近傍の半導体基板内部に形成された第1導電型の反対導電型の第2導電型の不純物領域とにより構成される第1のPN接合と、該半導体基板表面近傍に形成された第1導電型の不純物領域と、前記半導体基板表面付近の半導体基板内部に形成された第2導電型の不純物領域とにより構成される第2のPN接合とにより構成されており、

前記フォトダイオードを除く領域への入射光を遮るために、前記蓄積ダイオード、転送トランジスタ、増幅トランジスタ、およびリセットトランジスタ等の上に遮光性材料からなる遮光膜が形成されており、該遮光膜は導電性材料により構成されており、該遮光膜は、前記フォトダイオードの表面近傍に形成された前記第1導電型の不純物層と電気的に接続されていることを特徴とする増幅型固体撮像装置。

【請求項3】 前記遮光膜は、前記単位画素が2次元配置される領域以外の領域において、前記第1導電型の半

導体基板あるいは前記前記第1導電型の不純物ウェル領域に電気的に接続されていることを特徴とする請求項2記載の増幅型固体撮像装置。

【請求項4】 前記遮光膜は、前記半導体基板表面と平行な第1の平面に形成される第1の材料からなる第1の遮光膜と、該第1の遮光膜の開口部に接したパイプ状に形成される、第1の材料とは異なる第2の材料からなる第2の遮光膜とにより構成されることを特徴とする請求項1～3記載の増幅型固体撮像装置。

【請求項5】 前記第1の材料がアルミニウムを主成分とする材料であり、前記第2の材料がタングステンを主成分とする材料であることを特徴とする請求項4記載の増幅型固体撮像装置。

【請求項6】 前記フォトダイオード表面に透光性でありかつ導電性の材料からなる薄膜電極が形成されており、前記遮光膜は該薄膜電極を介して前記フォトダイオード表面近傍に形成された前記第1導電型の不純物層と電気的に接続されていることを特徴とする請求項2～5記載の増幅型固体撮像装置。

【請求項7】 前記薄膜電極が、窒化チタニウムからなることを特徴とする請求項6記載の増幅型固体撮像装置。

【請求項8】 半導体基板上に複数の単位画素を2次元配置してなり、

各々の単位画素に、光電変換のためのフォトダイオードと、フォトダイオードで得られた信号電荷を蓄積する蓄積ダイオードと、フォトダイオードで得られた信号電荷を蓄積ダイオードに転送するための転送トランジスタと、蓄積ダイオードに蓄積された信号電荷をリセットするリセットトランジスタと、蓄積ダイオードに蓄積された信号電荷により変調される増幅トランジスタと、増幅トランジスタからの信号電圧を読み出す信号読み出し部とが設けられ、前記フォトダイオードを除く領域への入射光を遮るために、前記蓄積ダイオード、転送トランジスタ、増幅トランジスタ、およびリセットトランジスタ等の上に遮光性材料からなる遮光膜が形成される増幅型固体撮像装置の製造方法であって、すくなくとも、前記半導体基板に平行な面に形成される第1の遮光膜をエッチング加工する工程と、

該遮光膜をエッチング加工したのちに自己整合的に遮光膜より下層の絶縁層構造をエッチング加工する工程と、該絶縁層構造をエッチング加工したのちに第2の遮光膜を等方的に堆積する工程と、該第2の遮光膜を異方性エッチングによりエッチバック加工する工程と、を含むことを特徴とする増幅型固体撮像装置の製造方法。

【請求項9】 前記絶縁層構造のエッチング加工ののちに、前記第2の遮光膜の前記エッチバック加工に対するエッチング耐性を有する薄膜を堆積する工程を含むこと

を特徴とする請求項8記載の増幅型固体撮像装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は増幅型固体撮像装置の単位画素構造および増幅型固体撮像装置の製造方法に係わるものであり、特に増幅型固体撮像装置の遮光膜構造とその製造方法とに係わるものであり、高感度であり感度シェーディングの無い増幅型固体撮像装置を提供するものである。

【0002】

【従来の技術】光電変換により発生した信号電荷で信号電荷蓄積部の電位を変調し、その電位により画素内部の増幅トランジスタを変調することで画素内部に増幅機能を持たせた固体撮像装置は増幅型固体撮像装置と呼ばれ、低電圧単一電源動作が可能であるとともに、チップ上に駆動回路を始めとするロジック回路を搭載可能であることから、今後の固体撮像装置の主流素子として期待されている。

【0003】増幅型固体撮像装置における画素の基本構成は、光電変換のためのフォトダイオードとこのフォトダイオードの電圧を初期化するためのリセットトランジスタ、増幅のためのトランジスタ、ライン選択のためのトランジスタあるいは容量結合、そしてフォトダイオードと増幅トランジスタゲートとを接続する配線である。さらに、光電変換した信号電荷を一時蓄積する場合にはフォトダイオードとは異なる領域に蓄積ダイオードを設け、フォトダイオードと蓄積ダイオードとの間には転送ゲートを設ける。

【0004】また、フォトダイオードの低雑音化のためには、フォトダイオードを構成するPN接合領域を半導体基板内部に埋め込む構造の埋め込み型フォトダイオード構造を用いることもできる。

【0005】

【発明が解決しようとする課題】ところで、増幅型固体撮像装置の単位画素内部には複数のトランジスタ構造が形成されており、このトランジスタの駆動あるいはトランジスタから画素外部への信号出力等のための金属配線構造が含まれている。さらに、これらの金属配線構造と電気的に分離された形での遮光膜構造を形成して、フォトダイオード以外の領域への光入射を防ぐことが必要となる。この遮光膜構造により、単位画素内部での光入射が制限され、したがって、この遮光膜構造によりフォトダイオードの開口が定義される。

【0006】このように、単位画素内部に複数層の金属材料層構造を含む増幅型固体撮像装置においては、単位画素内部における光学的設計上の課題が新たに発生する。ひとつは、近年の単位画素の微細化においては必須構造ともいえる、フォトダイオードの実質開口率を向上するためのマイクロレンズ構造とのミスマッチである。

すなわち、CCDにおいては、フォトダイオードの開口を定義する遮光膜の開口部の半導体基板からの高さは極めて低く設計されており、フォトダイオードへの入射光の集光のためのマイクロレンズ設計は容易であるのに対して、上述のように増幅型固体撮像装置においては、遮光膜の開口部の半導体基板からの高さは必然的に大きくなってしまい、マイクロレンズの設計は極めて困難になってしまう。もうひとつは、撮像領域中央部と撮像領域周辺部との間で感度差が発生する、いわゆる感度シェーディングの問題である。これは、入射光と半導体基板表面とで形成される光入射角が撮像領域中央部では 90° であるのに対して、撮像領域周辺部では 90° では無いことに起因している。すなわち、上述のように半導体基板より高い部分に遮光膜の開口部が形成されているために、光入射角が 90° では無い場合には、この遮光膜の開後部の半導体基板への投影部はフォトダイオードと一致せず、とくに遮光膜の開口部が高い位置に形成される増幅型固体撮像装置ではその影響が顕著である。

【0007】一方、半導体基板深部にまで到達する、半導体基板での吸収率が低い長波長光による混色やブルーミングを防止する構造として、N型半導体基板表面にP型ウェル領域を形成し、このP型ウェル内にフォトダイオードN層を形成する、いわゆるN-sub.構造が有効であることが知られている。この構造によれば、上記のN型半導体基板とP型ウェル領域との間に適当なバイアス電圧を印加することで、半導体基板深部で発生した過剰な電荷をN-sub.に掃き出すことが可能となり、上述の混色・ブルーミングを防止できる。

【0008】このN-sub.構造においては、P型ウェル領域の電位を固定することが重要であり、理想的には各単位画素構造内部にP型ウェル領域へのコンタクト構造を設け、低抵抗な金属配線により全撮像領域にわたって、P型ウェル電位を安定させることが望ましいが、画素内部に新たにコンタクト構造を設けることは、単位画素の微細化の要求と相反している。

【0009】

【課題を解決するための手段】本発明によれば、遮光膜の開口部が半導体基板から高い位置に形成されてしまうことに起因する上述の課題を解決するために、遮光膜の開後部から半導体基板表面までの間に、遮光性材料からなる光学パイプ状の構造を形成しているので、マイクロレンズの設計においては遮光膜開口部のみを考慮する設計が可能であり、高感度な増幅型固体撮像装置を得ることができる。

【0010】また、撮像領域周辺部においても、光入射角が 90° 以外の場合においても、この光学パイプ構造により入射光は全てフォトダイオードに入射するので、感度シェーディングの発生しない増幅型固体撮像装置が得られる。

【0011】さらに、本発明によれば、上記の遮光膜お

よび光学パイプ構造がフォトダイオード表面の半導体基板あるいは半導体基板表面ウェルと同一の導電型領域と電気的に接続するので、撮像領域外部において遮光膜と半導体基板あるいは半導体基板表面ウェルとを電気的に接続することで、撮像領域内部に新たにコンタクト構造を設けることなく撮像領域内部の半導体基板電位あるいは半導体基板表面ウェル電位を安定することが可能となる。

【0012】本発明によれば、遮光膜の開口部が半導体基板から高い位置に形成されてしまうことに起因する上述の課題を解決するために、遮光膜の開後部から半導体基板表面までの間に、遮光性材料からなる光学パイプ状の構造を形成しているので、マイクロレンズの設計においては遮光膜開口部のみを考慮する設計が可能であり、高感度な増幅型固体撮像装置を得ることができる。

【0013】また、撮像領域周辺部においても、光入射角が90°以外の場合においても、この光学パイプ構造により入射光は全てフォトダイオードに入射するので、感度シェーディングの発生しない増幅型固体撮像装置が得られる。

【0014】さらに、本発明によれば、上記の遮光膜および光学パイプ構造がフォトダイオード表面の半導体基板あるいは半導体基板表面ウェルと同一の導電型領域と電気的に接続するので、撮像領域外部において遮光膜と半導体基板あるいは半導体基板表面ウェルとを電気的に接続することで、撮像領域内部に新たにコンタクト構造を設けることなく撮像領域内部の半導体基板電位あるいは半導体基板表面ウェル電位を安定することが可能となる。

【0015】

【発明の実施の形態】以下、本発明の実施の形態を実施例を用いて説明する。

【0016】図1は本発明の第1の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図であり、本発明の骨子となるフォトダイオード、転送トランジスタ、および蓄積ダイオードを含む領域の断面構造を示している。図1に示した構造以外については、従来の増幅型固体撮像装置と同様であるので省略する。

【0017】p型半導体基板1は、その表面側のダイオード・トランジスタ動作のための領域がたとえばpウェル構造等のp型領域であれば、n型半導体基板とすることもできる。

【0018】フォトダイオードのためのn型不純物領域2および、蓄積ダイオードのためのn型不純物領域4は、たとえば磷のイオン注入で形成できる。このフォトダイオードにおいて光電変換された信号電荷は、フォトダイオード内部に蓄積されたのちフォトダイオードに隣接して形成される転送ゲート5を介して、蓄積ダイオードに転送・蓄積される。

【0019】転送ゲート5は、p型半導体基板1表面を熱酸化したのちにCVD等によりゲート電極としてたとえばポリシリコン等を堆積し、さらにフォトリソグラフィとRIE等のエッチングとを組み合わせることで図1に示す形状に加工・形成することができる。

【0020】蓄積ダイオードを形成するn型不純物層4には、コンタクトホールを介してアルミニウム等の第1金属配線6が接続されている。この第1金属配線6は、単位画素内部の増幅トランジスタのゲート電極（不図示）に接続され、したがって、増幅トランジスタのゲート電極に印加されるゲート電圧は、蓄積ダイオードに蓄積された信号電荷量により変調される。

【0021】蓄積ダイオードに蓄積した信号電荷は、蓄積ダイオードに隣接して設けられたリセットゲート（不図示）を介してリセットドレイン（不図示）に排出される。

【0022】これらの、増幅トランジスタ構造、およびリセットトランジスタ構造については、従来の増幅型固体撮像装置と同様であり、通常のMOS工程により形成可能な一般的構造であるので、その構造および形成の方法に関する説明を省略する。

【0023】前記増幅トランジスタ（不図示）のソースおよびドレインは、第1金属配線6および第1金属配線6の上層に絶縁膜10を介して形成される第2金属配線7により、撮像領域外部に接続される。

【0024】第2金属配線7の上層に、絶縁層10を介して、たとえばアルミニウムを主成分とする遮光性の材料からなる遮光膜8を形成する。

【0025】この遮光膜8には、フォトダイオードへの光入射のための開口部が形成されるが、この開口部の絶縁層10をRIE等の異方性エッチングにより半導体基板1にエッチングが到達しない程度にエッチングする。

【0026】この工程については、図6を用いて説明する。

【0027】図6は、本発明の第1の実施例に係わる増幅型固体撮像装置の製造方法を説明するための単位画素の概略断面構造図であり、フォトダイオード領域における遮光膜構造のみを記載しており、転送ゲート・金属配線等を省略している。

【0028】図6(a)は、遮光膜8にフォトダイオードのための開口部が形成された状態を示している。

【0029】これに続き、遮光膜8の開口部に対して自己整合的に絶縁層10をRIE等の異方性エッチングによりエッチング加工することで図6(b)の構造を得る。その後、たとえばタングステンのCVDのような等方性な堆積工程により第2の遮光膜9をコンフォーマルに堆積すると図6(c)の構造となる。

【0030】次に、たとえばRIE等の異方性エッチングにより第2の遮光膜9をエッチバックすることで、図6(d)に示す、いわゆるサイドウォールからなるパイ

ブ状の第2の遮光膜9の構造を得ることができる。

【0031】その後、遮光膜8および第2の遮光膜9上の平坦化のために、絶縁膜をたとえばCVD等により堆積し、エッチバックあるいはCMP等の工程により、絶縁膜10表面を平坦化する。

【0032】さらに、フォトダイオードの実質開口率を向上するためにオンチップのマイクロレンズ11を形成することで図1の構造を得ることができる。

【0033】図1の構造による効果を図4および図5により説明する。

【0034】従来構造(図9)の増幅型固体撮像装置においては、単位画素内部に形成される複数の金属配線層(6、7)の存在により、マイクロレンズ11の半導体基板1からみた高さが高くなってしまふ。したがって、フォトダイオードの実質開口率を向上するために形成したマイクロレンズ11による入射光の集光を遮光膜8の開口部に遮られないように設計すると、マイクロレンズ11の焦点は半導体基板1より高い位置になってしまい、その結果としてマイクロレンズ11の周辺部に入射した光はフォトダイオード以外の領域に入射してしまふ、フォトダイオードの感度向上は不十分となってしまう(図5)。

【0035】一方、本発明の第1の実施例によれば、従来構造ではフォトダイオード以外の領域に入射していた光は、図4に示すようにパイプ状に形成された第2の遮光膜9により反射し、フォトダイオードに入射し、十分な感度向上効果を得ることができる。

【0036】同様に、従来構造においては、チップ周辺部の画素での入射光の半導体基板に対する入射角が90°でなくなることに伴い、チップ中央部の画素と比較してフォトダイオードへの入射光量が低下してしまい、チップ周辺部に向かって感度が減衰するという、いわゆる感度シェーディングが発生していたが、本発明の第1の実施例によれば、入射光の入射角に依らず、入射光はパイプ状の第2の遮光膜9による反射によりすべてフォトダイオードに入射することになるので感度シェーディングを完全に防止できる。

【0037】図2は本発明の第2の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図であり、本発明の骨子となるフォトダイオード、転送トランジスタ、および蓄積ダイオードを含む領域の断面構造を示している。図2に示した構造以外については、従来の増幅型固体撮像装置と同様であるので省略する。

【0038】p型半導体基板1は、その表面側のダイオード・トランジスタ動作のための領域がたとえばpウェル構造等のp型領域であれば、n型半導体基板とすることもできる。

【0039】フォトダイオードのためのn型不純物領域2および、蓄積ダイオードのためのn型不純物領域4

は、たとえば燐のイオン注入で形成できる。本実施例では、フォトダイオードの構造をダイオードを形成するPN接合を半導体基板内部に埋め込んだ構造の、いわゆる埋め込みフォトダイオードとしている。埋め込みフォトダイオードのためのp型不純物領域3は、たとえば硼素のイオン注入により形成することができる。

【0040】このフォトダイオードにおいて光電変換された信号電荷は、フォトダイオード内部に蓄積されたのちフォトダイオードに隣接して形成される転送ゲート5を介して、蓄積ダイオードに転送・蓄積される。

【0041】転送ゲート5は、p型半導体基板1表面を熱酸化したのちにCVD等によりゲート電極としてたとえばポリシリコン等を堆積し、さらにフォトリソグラフィとRIE等のエッチングとを組み合わせることで図1に示す形状に加工・形成することができる。

【0042】蓄積ダイオードを形成するn型不純物層4には、コンタクトホールを介してアルミニウム等の第1金属配線6が接続されている。この第1金属配線6は、単位画素内部の増幅トランジスタのゲート電極(不図示)に接続され、したがって、増幅トランジスタのゲート電極に印加されるゲート電圧は、蓄積ダイオードに蓄積された信号電荷量により変調される。

【0043】蓄積ダイオードに蓄積した信号電荷は、蓄積ダイオードに隣接して設けられたリセットゲート(不図示)を介してリセットドレイン(不図示)に排出される。

【0044】これらの、増幅トランジスタ構造、およびリセットトランジスタ構造については、従来の増幅型固体撮像装置と同様であり、通常のMOS工程により形成可能な一般的構造であるので、その構造および形成の方法に関する説明を省略する。

【0045】前記増幅トランジスタ(不図示)のソースおよびドレインは、第1金属配線6および第1金属配線6の上層に絶縁膜10を介して形成される第2金属配線7により、撮像領域外部に接続される。

【0046】第2金属配線7の上層に、絶縁膜10を介して、たとえばアルミニウムを主成分とする遮光性の材料からなる遮光膜8を形成する。

【0047】この遮光膜8には、フォトダイオードへの光入射のための開口部が形成されるが、この開口部の絶縁膜10をRIE等の異方性エッチングにより半導体基板1にエッチングが到達しない程度にエッチングする。

【0048】この工程については、図7を用いて説明する。

【0049】図7は、本発明の第2の実施例に係わる増幅型固体撮像装置の製造方法を説明するための単位画素の概略断面構造図であり、フォトダイオード領域における遮光膜構造のみを記載しており、転送ゲート・金属配線等を省略している。

【0050】図7(a)は、遮光膜8にフォトダイオー

ドのための開口部が形成された状態を示している。

【0051】これに続き、遮光膜8の開口部に対して自己整合的に絶縁層10をRIE等の異方性エッチングによりエッチング加工することで図7(b)の構造を得る。

【0052】その後、たとえばタングステンのCVDのような等方性な堆積工程により第2の遮光膜9をコンフォーマルに堆積すると図7(c)の構造となる。

【0053】次に、たとえばRIE等の異方性エッチングにより第2の遮光膜9をエッチバックすることで、図7(d)に示す、いわゆるサイドウォールからなるパイプ状の第2の遮光膜9の構造を得ることができる。

【0054】その後、遮光膜8および第2の遮光膜9上の平坦化のために、絶縁膜をたとえばCVD等により堆積し、エッチバックあるいはCMP等の工程により、絶縁膜10表面を平坦化する。

【0055】さらに、フォトダイオードの実質開口率を向上するためにオンチップのマイクロレンズ11を形成することで図2の構造を得ることができる。

【0056】図2に示す本発明の第2の実施例による効果は、第1の実施例による効果と同様であるので、その説明は省略するが、本実施例においては、いくつかの点で第1の実施例の効果を上回る効果がある。

【0057】それは、パイプ状に形成された第2の遮光層9が埋め込みフォトダイオードのp型不純物領域3に接続されていることによるものである。

【0058】ひとつは、パイプ状に形成された第2の遮光層9が埋め込みフォトダイオードのp型不純物領域3に接続されることによって、フォトダイオードとそれ以外の領域は光学的に完全に分離されているので、フォトダイオード以外の領域への入射光の漏れ込みは完全に排除された点である。

【0059】もうひとつは、埋め込みフォトダイオードのp型不純物領域3に接続されている第2の遮光膜9は、第1の遮光膜8に接続されており、このために、遮光膜8および遮光膜9は、単なる遮光膜という機能の他に、フォトダイオードp型不純物領域3およびp型半導体基板1あるいはp型ウェル構造のシャント配線としての機能を持つ。したがって、スポット光の入射等により局所的にフォトダイオードp型不純物領域3およびp型半導体基板1あるいはp型ウェル構造の電位が不安定になることを防止することが可能となる。

【0060】特に、遮光膜8を撮像領域外部においてp型半導体基板1あるいはp型ウェル構造とコンタクトする構造をとることにより、その電位安定化の効果をより確実なものとする事が可能となる。

【0061】図3は本発明の第3の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図であり、本発明の骨子となるフォトダイオード、転送トランジスタ、および蓄積ダイオードを含む領域の断

面構造を示している。図3に示した構造以外については、従来の増幅型固体撮像装置と同様であるので省略する。

【0062】p型半導体基板1は、その表面側のダイオード・トランジスタ動作のための領域がたとえばpウェル構造等のp型領域であれば、n型半導体基板とすることもできる。

【0063】フォトダイオードのためのn型不純物領域2および、蓄積ダイオードのためのn型不純物領域4は、たとえば燐のイオン注入で形成できる。

【0064】本実施例では、フォトダイオードの構造をダイオードを形成するPN接合を半導体基板内部に埋め込んだ構造の、いわゆる埋め込みフォトダイオードとしている。

【0065】埋め込みフォトダイオードのためのp型不純物領域3は、たとえば硼素のイオン注入により形成することができる。

【0066】このフォトダイオードにおいて光電変換された信号電荷は、フォトダイオード内部に蓄積されたのちフォトダイオードに隣接して形成される転送ゲート5を介して、蓄積ダイオードに転送・蓄積される。

【0067】転送ゲート5は、p型半導体基板1表面を熱酸化したのちにCVD等によりゲート電極としてたとえばポリシリコン等を堆積し、さらにフォトリソグラフィとRIE等のエッチングとを組み合わせて図1に示す形状に加工・形成することができる。

【0068】蓄積ダイオードを形成するn型不純物層4には、コンタクトホールを介してアルミニウム等の第1金属配線6が接続されている。この第1金属配線6は、単位画素内部の増幅トランジスタのゲート電極(不図示)に接続され、したがって、増幅トランジスタのゲート電極に印加されるゲート電圧は、蓄積ダイオードに蓄積された信号電荷量により変調される。

【0069】蓄積ダイオードに蓄積した信号電荷は、蓄積ダイオードに隣接して設けられたリセットゲート(不図示)を介してリセットドレイン(不図示)に排出される。これらの、増幅トランジスタ構造、およびリセットトランジスタ構造については、従来の増幅型固体撮像装置と同様であり、通常のMOS工程により形成可能な一般的な構造であるので、その構造および形成の方法に関する説明を省略する。

【0070】前記増幅トランジスタ(不図示)のソースおよびドレインは、第1金属配線6および第1金属配線6の上層に絶縁膜10を介して形成される第2金属配線7により、撮像領域外部に接続される。

【0071】第2金属配線7の上層に、絶縁層10を介して、たとえばアルミニウムを主成分とする遮光性の材料からなる遮光膜8を形成する。

【0072】この遮光膜8には、フォトダイオードへの光入射のための開口部が形成されるが、この開口部の絶

緑層10をRIE等の異方性エッチングにより半導体基板1にエッチングが到達しない程度にエッチングする。

【0073】この工程については、図8を用いて説明する。

【0074】図8は、本発明の第3の実施例に係わる増幅型固体撮像装置の製造方法を説明するための単位画素の概略断面構造図であり、フォトダイオード領域における遮光膜構造のみを記載しており、転送ゲート・金属配線等を省略している。

【0075】図8(a)は、遮光膜8にフォトダイオードのための開口部が形成された状態を示している。

【0076】これに続き、遮光膜8の開口部に対して自己整合的に絶縁層10をRIE等の異方性エッチングによりエッチング加工することで図8(b)の構造を得る。

【0077】本実施例においては、これ以降の工程において半導体基板1内部のp型不純物領域3がエッチングされることを防止するために、ここで第2の遮光膜9の材料の異方性エッチングに対するエッチング耐性のある透光性材料12を堆積する(図8(c))。このエッチング耐性のある材料の堆積としては、たとえばスパッタリングにより窒化チタンを数百Å程度堆積する方法が可能である。その後、たとえばタングステン(CVD)のような等方性な堆積工程により第2の遮光膜9をコンフォーマルに堆積すると図8(d)の構造となる。

【0078】次に、たとえばRIE等の異方性エッチングにより第2の遮光膜9をエッチバックすることで、図8(e)に示す、いわゆるサイドウォールからなるパイプ状の第2の遮光膜9の構造を得ることができる。

【0079】その後、遮光膜8および第2の遮光膜9上の平坦化のために、絶縁膜をたとえばCVD等により堆積し、エッチバックあるいはCMP等の工程により、絶縁膜10表面を平坦化する。

【0080】さらに、フォトダイオードの実質開口率を向上するためにオンチップのマイクロレンズ11を形成することで図3の構造を得ることができる。

【0081】図3に示す本発明の第3の実施例による効果は、第2の実施例による効果と同様であるので、その説明は省略するが、本実施例においては、いくつかの点で第1の実施例の効果を上回る効果がある。

【0082】それは、パイプ状に形成された第2の遮光層9と埋め込みフォトダイオードのp型不純物領域3との間に透光性薄膜12にが形成されていることによるものである。

【0083】すなわち、第2の遮光層9をパイプ状に加工する工程(図8(d)、(e))における、半導体基板1の保護効果である。たとえば第2の遮光膜9がタングステンによる場合には、その異方性エッチングにおいては反応生成物の蒸気圧が高い弗素系ガスを用いることが一般的であるが、タングステンのオーバーエッチング

においては、弗素系ガスによる半導体基板1のエッチングが発生してしまい、埋め込みフォトダイオードのためのp型不純物領域3がエッチングされてしまう可能性がある。しかし、本実施例によれば、透光性薄膜12として上記異方性エッチングに対する耐性のある窒化チタンを用いているので、そのような問題は発生しない。

【0084】また、図3および図8においては、透光性の導電性薄膜12として数百Åの窒化チタン薄膜を用いた例を示したが、必要に応じて導電性を犠牲にした透光性の薄膜で代替することも可能である。この場合には遮光膜8および遮光膜9と埋め込みフォトダイオードp型不純物領域3とが電気的に接続しないことになるが、その場合においても、遮光膜9と埋め込みフォトダイオードp型不純物領域3との間には、極めて薄い絶縁性の透光性薄膜12を介した容量結合が形成されており、したがって、スポット光の入射等により局所的にフォトダイオードp型不純物領域3およびp型半導体基板1あるいはp型ウェル構造の電位が不安定になることを防止することが可能となる。

【0085】特に、遮光膜8を撮像領域外部においてp型半導体基板1あるいはp型ウェル構造とコンタクトする構造をとることにより、その電位安定化の効果をより確実なものとすることが可能となる。

【0086】その他、本発明の要旨を逸脱しない範囲で、種々変形実施可能である。

【0087】

【発明の効果】本発明によれば、遮光膜の開口部が半導体基板から高い位置に形成されてしまうことに起因する上述の課題を解決するために、遮光膜の開後部から半導体基板表面までの間に、透光性材料からなる光学パイプ状の構造を形成しているので、マイクロレンズの設計においては遮光膜開口部のみを考慮する設計が可能であり、高感度な増幅型固体撮像装置を得ることができる。

【0088】また、撮像領域周辺部においても、光入射角が90°以外の場合においても、この光学パイプ構造により入射光は全てフォトダイオードに入射するので、感度シェーディングの発生しない増幅型固体撮像装置が得られる。

【0089】さらに、本発明によれば、上記の遮光膜および光学パイプ構造がフォトダイオード表面の半導体基板あるいは半導体基板表面ウェルと同一の導電型領域と電気的に接続するので、撮像領域外部において遮光膜と半導体基板あるいは半導体基板表面ウェルとを電気的に接続することで、撮像領域内部に新たにコンタクト構造を設けることなく撮像領域内部の半導体基板電位あるいは半導体基板表面ウェル電位を安定することが可能となる。

【図面の簡単な説明】

13

【図1】本発明の第1の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図。

【図2】本発明の第2の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図。

【図3】本発明の第3の実施例に係わる増幅型固体撮像装置の単位画素構造を説明するための断面構造図。

【図4】本発明の第1の実施例に係わる増幅型固体撮像装置の単位画素における入射光を説明するための単位画素の概略断面構造図。

【図5】従来の増幅型固体撮像装置の単位画素における入射光を説明するための単位画素の概略断面構造図。

【図6】本発明の第1の実施例に係わる増幅型固体撮像装置の製造方法を説明するための概略断面構造図。

【図7】本発明の第2の実施例に係わる増幅型固体撮像装置の製造方法を説明するための概略断面構造図。

【図8】本発明の第3の実施例に係わる増幅型固体撮像

14

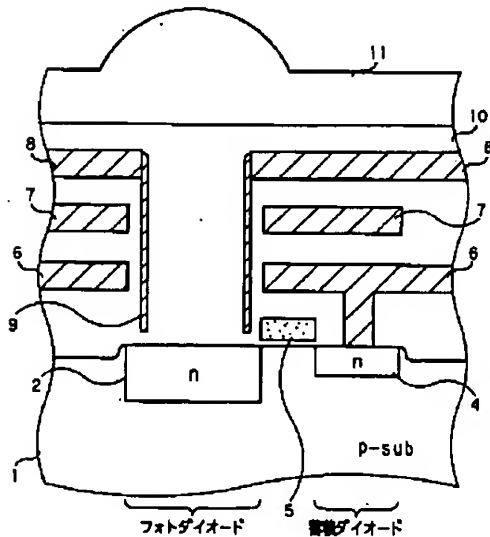
装置の製造方法を説明するための概略断面構造図。

【図9】従来の増幅型固体撮像装置の単位画素構造を説明するための断面構造図。

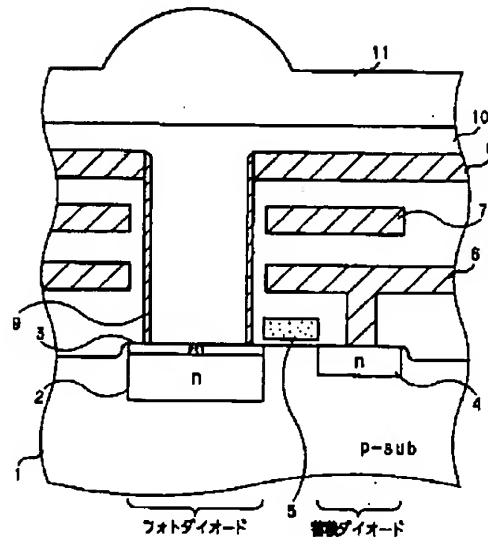
【符号の説明】

- 1…p型半導体基板
- 2…フォトダイオードn型不純物領域
- 3…埋め込みフォトダイオードp型不純物領域
- 4…蓄積ダイオードn型不純物領域
- 5…転送ゲート電極
- 6…第1金属配線
- 7…第2金属配線
- 8…第1遮光膜
- 9…第2遮光膜
- 10…絶縁層
- 11…マイクロレンズ
- 12…透光性薄膜

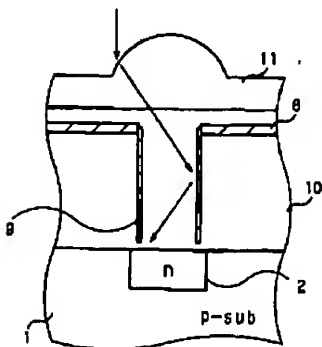
【図1】



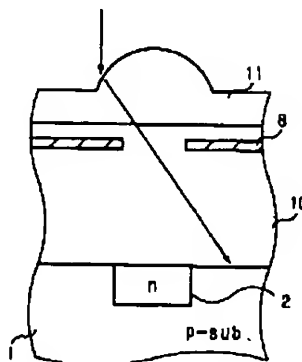
【図2】



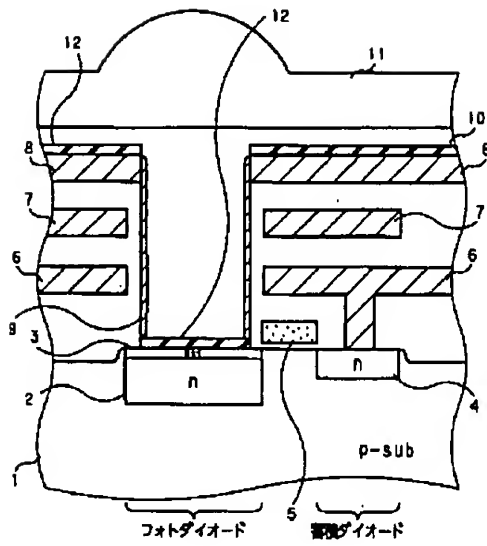
【図4】



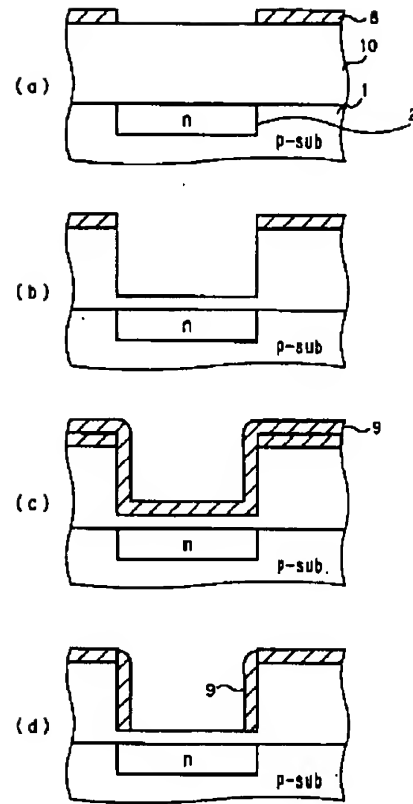
【図5】



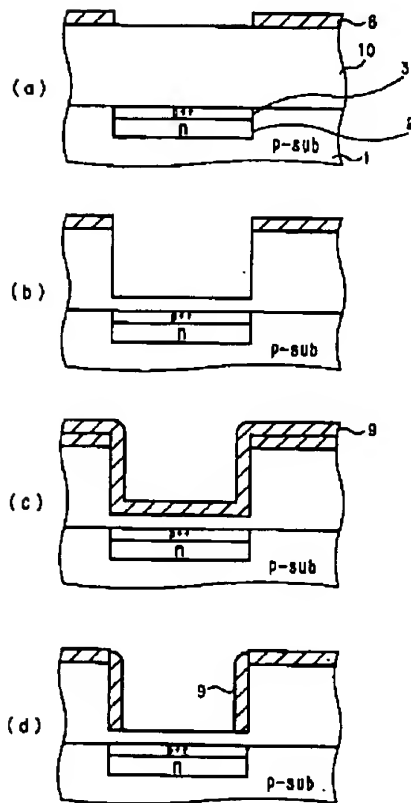
【図3】



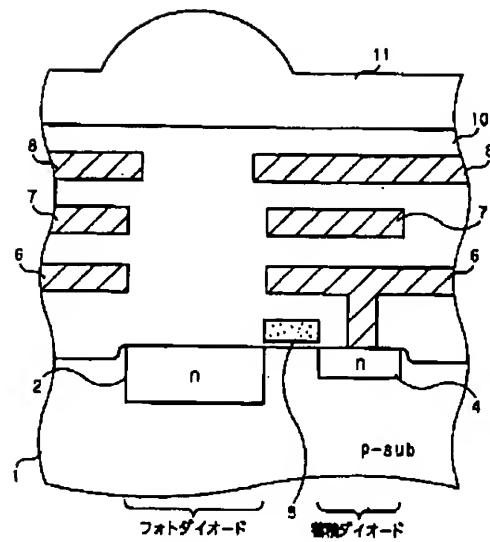
【図6】



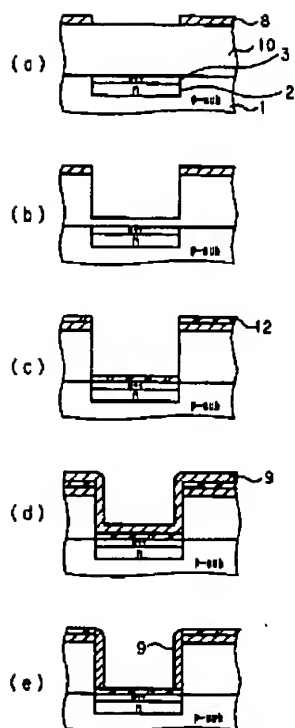
【図7】



【図9】



【図8】



フロントページの続き

Fターム(参考) 4M118 AA01 AA05 AB01 BA14 CA03
 CA04 CA18 CA32 CA40 DD12
 EA06 FA06 FA33 GA09 GB03
 GB07 GB11 GB15 GB19 GD04
 GD07
 5C024 AA01 CA03 CA10 CA12 CA31
 FA01 GA01 GA33 GA51 HA10